

Mikrovågsteknik:

Frekvens delare

Krister Andreasson

Fler kapitel och böcker finns på

Mikrovagsteknik.se

Frekvensdelare

En frekvensdelare kan vara antingen digital eller analog. Den mest kända frekvensdelaren är den digitala, som är uppbyggd som en flip-flop. Den kallas ibland för statisk frekvensdelare, eftersom den fungerar ända ner till DC. En dynamisk frekvensdelare har en viss undre frekvensgräns, men den har en enklare kretskoppling som går högre i frekvens.

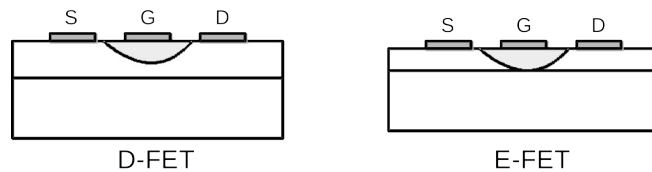
En analog frekvensdelare är vanligen uppbyggd som en regenerativ eller parametrisk krets. Den regenerativa bygger sin funktion på blandning och förstärkning i en slinga. I en parametrisk frekvensdelare sker blandningen och förstärkningen i en resonanskrets med två varaktordioder. Den regenerativa är ganska smalbandig, men den parametriska kan klara över en oktav bandbredd.

Den enklaste kretsen delar frekvensen med 2. Man får alltså ut halva frekvensen. Den kallas ibland modulo-2 delare. Önskar man större delningstal kan man kaskadkoppla flera modulo-2 delare efter varandra. Man får då binärdelare. Om kretsen delar frekvensen med N , kallas den modulo- N delare. En speciell kretskoppling har två olika delningstal som man kan välja mellan. Den frekvensdelaren kallas dual-modulo delare.

Digitala frekvensdelare

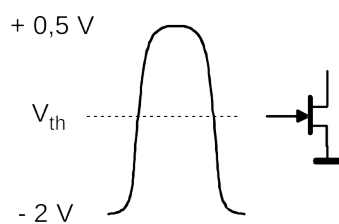
Digitala frekvensdelare arbetar vanligen efter flip-flop principen. Grundkretsen för att bygga en flip-flop, är en inverterare med en eller fler ingångar. CMOS i standardutförande fungerar upp till 10-30 MHz. TTL kan fungera upp till 100 MHz. ECL kan klockas snabbare, upp till ca 3 GHz, men har högre effektförbrukning. På mikrovåg används FET-transistorer. Vid 10 GHz förbrukar en frekvensdelare med FET-transistor bara hälften så mycket effekt som en med bipolär transistor. FET-transistorerna kan kopplas på olika sätt. Kopplingen beror på om det är D-FET eller E-FET.

Depletion - Enhancement

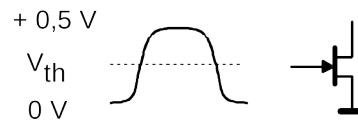


Vanligen används FET-transistorn i avlänkings-mode (depletion). Högre backspänning på gate ger större avlänkingsområde, dvs smalare kanal med mindre ström. Transistorn är normalt "till" och kopplas i läge "från" med ca -1,5 V.

En mycket tunn transistor kan få avlänkingsområdet att täcka hela kanalen redan utan förspänning. Den är normalt "från" och kopplas i läge "till" med en positiv spänning på gate, ca +0,5 V. (enhancement mode).



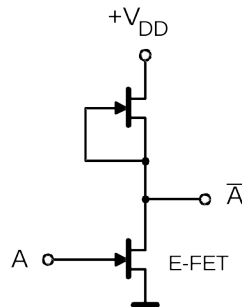
$$V_{th} = -0,5 \text{ till } -1,5 \text{ V}$$



$$V_{th} = +0,1 \text{ till } +0,2 \text{ V}$$

Omkopplingsnivån (V_{th}) på en E-FET måste hållas inom snäva toleranser. Det ställer stora krav på noggrannheten vid tillverkningen. Därför är D-FET vanligast.

DCFL (Direct Coupled Fet Logic)



Transistorn som switchas är en E-FET. Lasten på drain är antingen en FET kopplad som en strömkälla eller ett motstånd.

När insignalen är låg, är E-FET switchen i läge "från". Då är utsignalen hög, dvs positiv. En positiv insignal kopplar transistorn "till" så att utsignalen blir 0 V. Med en E-FET som switch, får man nivåer på utgången som är kompatibla med ingången. Lika kretsar kan alltså kopplas ihop efter varandra.

Eftersom utsignalen inte blir negativ kan man inte använda D-FET till inverteraren. Däremot kan man använda D-FET till strömgeneratorn (lasten).

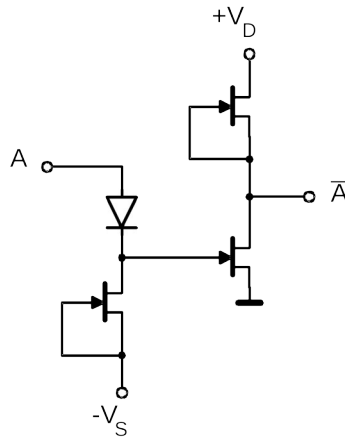
Önskar man fler ingångar så kopplar man in fler transistorer parallellt.

Lägsta nivån är 0 V. Högsta nivån begränsas av diodövergången i efterföljande stegs gate, dvs +0,7 V. Det blir alltså små logiksving med små störmarginaler.

Det är en liten enkel krets som kan arbeta på låg effektnivå. Kretsen drivs vanligen men en likspänning på mellan 1 till 1,5 V.

En nackdel är att kretsens fördröjning blir större om dess utgång ska driva flera kretsar.

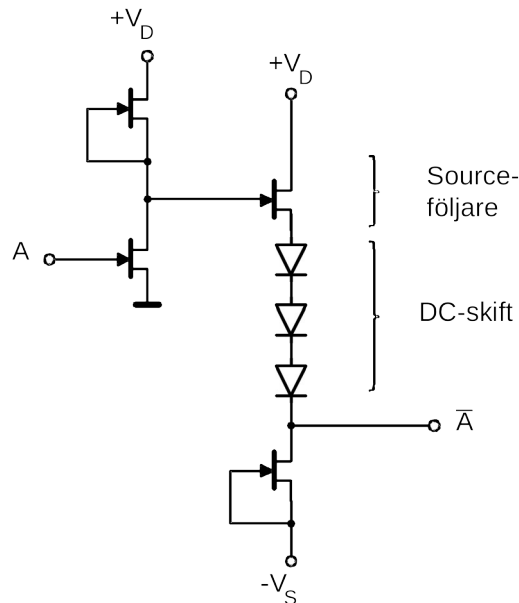
SDFL (Schottky Diod Fet Logic)



Alternativt kan man använda Schottky-dioder för att summera flera ingångar. Med en D-FET som switch behövs en negativ spänning på gate då signalen är noll. Det får man med den negativa likspänningen, strömgeneratorn och en eller flera seriedioler. Det behövs alltså både positiv och negativ spänningskälla.

Eftersom det genomgående används D-FET blir inverteraren enklare att tillverka än med DCFL.

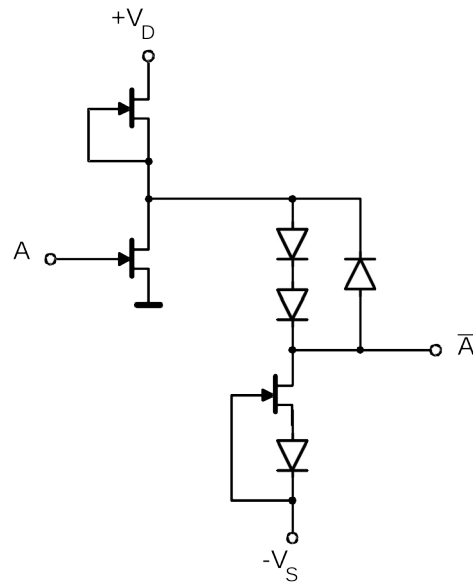
BFL (Buffered Fet Logic)



Problemet med en D-FET är att utsignalen inte går tillräckligt negativt, för att kunna koppla ihop flera kretsar direkt. Med en negativ likspänning och dioder i serie kan man flytta DC-nivån så att signalen svänger negativt. Med ett buffersteg på utgången, source-följare, får kretsen stor drivförmåga. Dessutom blir den mycket snabb, 2-4 ggr snabbare än DCFL. Nackdelarna är att den förbrukar mycket effekt och behöver dubbla spänningsaggregat.

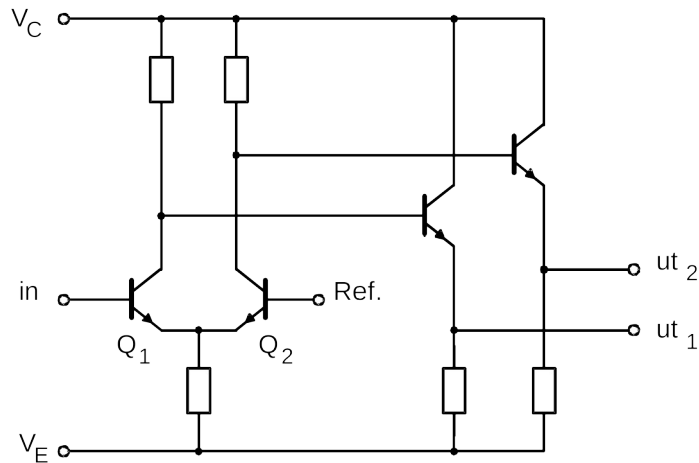
CEL (Capacitively Enhanced Logic)

Den kan också kallas: CDFL (Capacitor Diod Fet Logic)



Dioden som är backförsänd fungerar som en kondensator. Då kretsen switchas kommer transienterna att gå genom denna kondensator. Snabbheten begränsas alltså inte av strömmen genom dioderna för DC-skift. Strömmen kan då minimeras för att få låg effektförbrukning. Dessutom är den inte buffrad med en source-följare på utgången. Det blir alltså mycket mindre effektförbrukning än för BFL.

ECL (Emitter Coupled Logic)



ECL är uppbyggd som en differentialsförstärkare med bipolära transistorer. När insignalen är låg går ingen ström i Q_1 . Dess kollektor (dvs utgång) är då hög. Q_2 har en referensspänning på basen. Det ger en ström genom transistoren. Kollektorn (dvs dess utgång) blir då låg. Om insignalen istället är hög kommer Q_1 att leda strömmen mer än Q_2 . Då blir utsignalen på Q_1 låg, och Q_2 ut blir hög.

Emitterföljarna på utgångarna är till för att återställa likspänningsnivån så att fler lika kretsar kan kopplas efter varandra. Det ger också en bra drivförmåga på utgången.

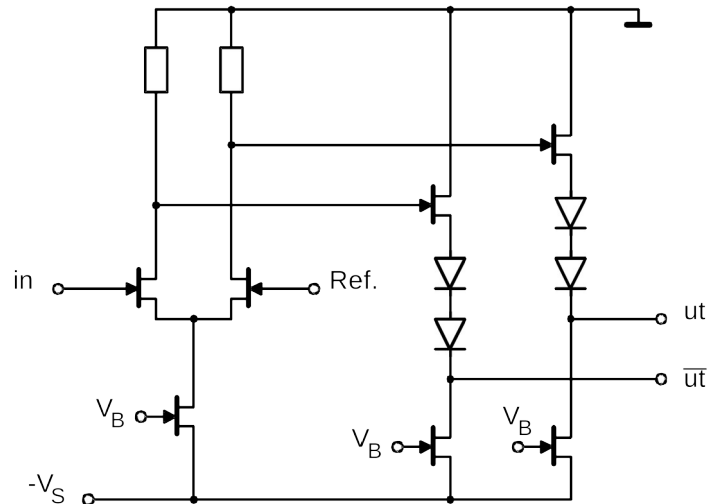
Normalt läggs den övre nivån på 0 V och den lägre nivån (dvs emittermotståndet) på -5,2 V.

Ibland kallas kretsen CML (Current Mode Logic) eftersom den bygger sin funktion på att en konstant ström switchas mellan de två transistorerna.

Fördelen med ECL är att transistorerna inte bottenar, dvs de uppnår inte mättnadsström. Det gör omkopplingen mycket snabb. Om en bipolär transistor drivs hårt och länge i mättnad tar det lång tid att få bort den lagrade laddningen.

En nackdel är att kretsen har ganska stor effektförbrukning. En annan nackdel är att nivåerna för logisk "1" och "0" ligger ganska nära varandra. Logiksvinget är endast 0,8 V. Dessutom är nivåerna temperaturberoende. Det ger ganska små störmarginaler.

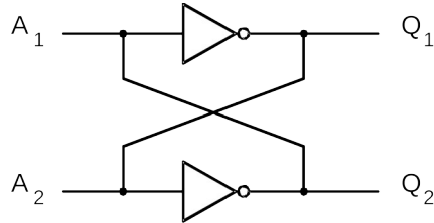
SCFL (Source Coupled Fet Logic)



SCFL är uppbyggd som en differentialsförstärkare, på motsvarande sätt som ECL. Insignalen som behövs för att switcha, beror endast på skillnaden mellan omslagsvivåerna för transistorerna. Denna skillnad är mycket liten, mellan två intilliggande transistorer på samma chip.

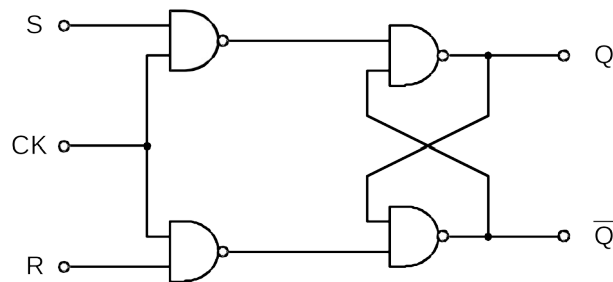
Det blir en komplicerad krets med högre drivspänning och större effektförbrukning än andra FET-kretsar. En fördel är att man får ut både 0° och 180° (dvs inverterad). Det går också att använda inverterad ingång istället för V_{ref} . Det gör den enklare att koppla som flip-flop. En annan fördel är att den är kompatibel med ECL.

Flip-Flop

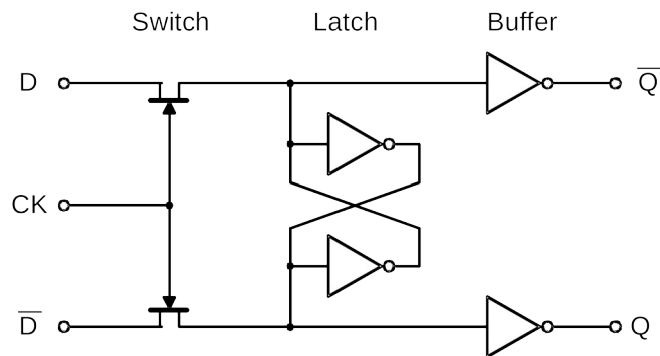


En flip-flop bygger sin funktion på två korskopplade inverterare. Det ger en krets med två stabila lägen.

Om $A_1=1$ blir $Q_1=0$, $A_2=0$, $Q_2=1$ dvs $A_1=1$. Det andra stabila läget i slinga är om $A_1=0$, $Q_1=1$, $A_2=1$, $Q_2=0$ dvs $A_1=0$.



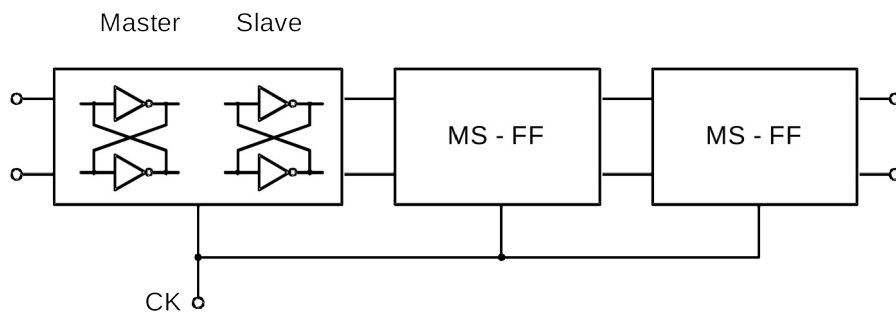
Ytterligare kretsar behövs för att koppla om mellan de två stabila tillstånden. En klocksignal (CK) definierar tidpunkten för omslaget, så att flera kretsar kan synkroniseras. Om kretsen dessutom innehåller grindar för att klara av de tillfällen då båda ingångarna är höga, kallas istället ingångarna J respektive K.



Klockningen kan ske med en enkel FET som serie-switch. Det ger en lågohmig drivning till latches. Det är lätt att bygga flip-flop med BFL och SCFL som har bra drivning på utgången.

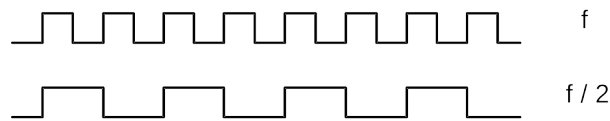
I det här fallet behöver dessutom inte signalen gå genom latches. Fördröjningen bestäms enbart av switchen och drivsteget (buffer).

Med FET-switch blir kretsen också mindre, och drar mindre effekt, jämfört med kretsen som innehåller grindar.

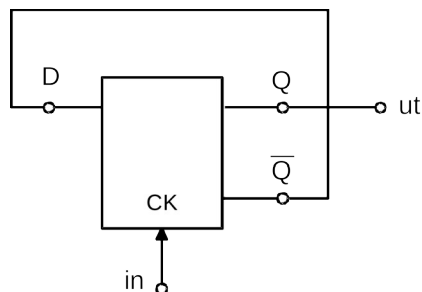


Ofta kopplas flera flip-flop efter varandra. När data ska klockas fram måste varje flip-flop komma ihåg tillståndet på ingången, så att den inte störs av föregående stegs omslag. Varje flip-flop är då uppdelade i två steg, "master" respektive "slave". Data klockas först in i "master". När klockningen är slut kopplar "slave" data vidare till utgången.

Statisk frekvensdelare



En statisk frekvensdelare är en flip-flop som är kopplad så att den ändrar tillstånd på utgången för varje positiv flank av klockpulsen på ingången. Frekvensen är då bara hälften så stor på utgången. Kretskopplingen kallas T-FF (Toggle Flip-Flop). Den kan vara uppbyggd som en JK-FF, med de båda ingångarna J och K fast kopplade till en logisk hög nivå.



En D-FF klockar fram data oförändrat, men genom att koppla den inverterade utgången till ingången kan man få den att fungera som en frekvensdelare.

Frekvensområde

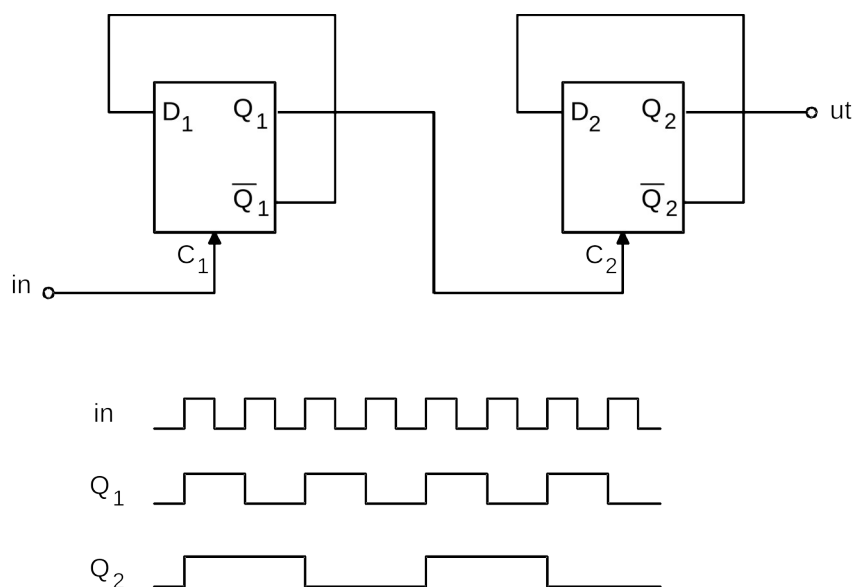
Övre gränzfrequensen bestäms dels av transistorerna och dess koppling i den inverterande grinden. Men en flip-flop kan vara uppbyggd på många olika sätt, som resulterar i olika snabbhet. Man kan t.ex. få en snabbare krets om man har dubbla klockingångar och buffrade steg. Men det blir vanligen på bekostnad av en komplex krets med stor effektförbrukning.

Med ECL-kretsar får man en flip-flop som fungerar bra upp till ca 3 GHz. Det går till och med att pressa upp frekvensgränsen till ca 10 GHz. Med FET-transistorer når man minst dubbelt så högt i frekvens, dvs ca 20 GHz. Vid 10 GHz förbrukar frekvensdelaren med FET bara hälften så mycket effekt som den med bipolära transistorer.

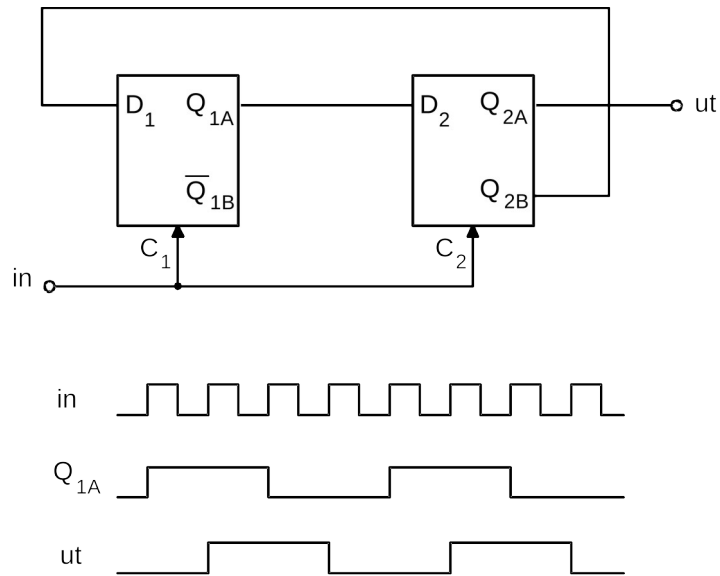
Med HBT-transistorer kommer man också högt upp i frekvens. Det har till och med tillverkats D-FF upp till 40 GHz.

Frekvensdelare f/N

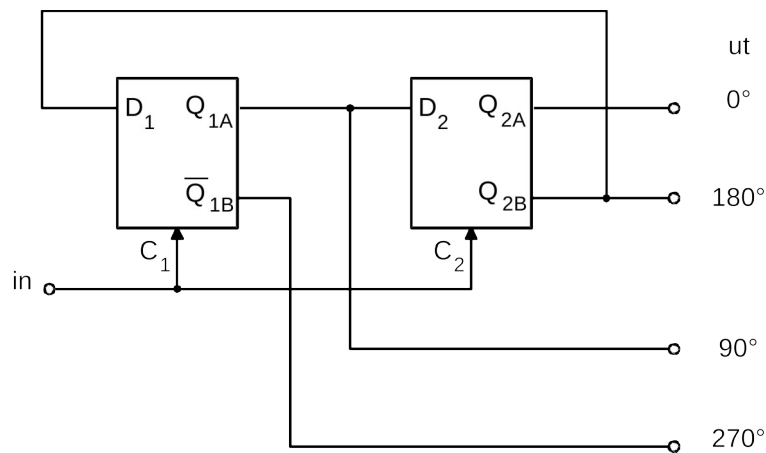
Med två stycken flip-flop kan man dela frekvensen två gånger. Frekvensen blir då bara en fjärdedel, dvs $f/4$. Tre kretsar ger $f/8$, fyra kretsar ger $f/16$ och så vidare i binär delning. Kretsarna kan kopplas ihop på två olika sätt: asynkront eller synkront.



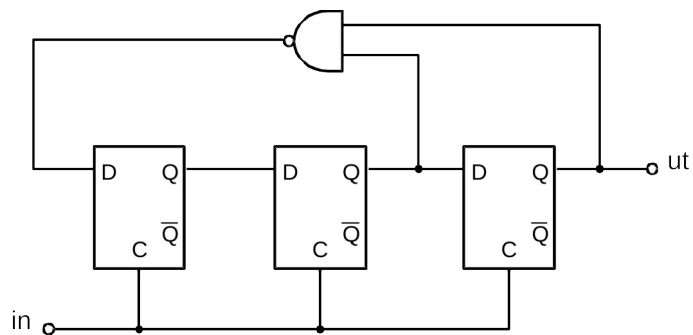
I en asynkron frekvensdelare klockas varje flip-flop av föregående steg. Det är bara första steget som klockas på högsta frekvensen, efterföljande steg arbetar på allt lägre frekvenser. Kopplingen kallas ibland rippelräknare eller upp/ner räknare.



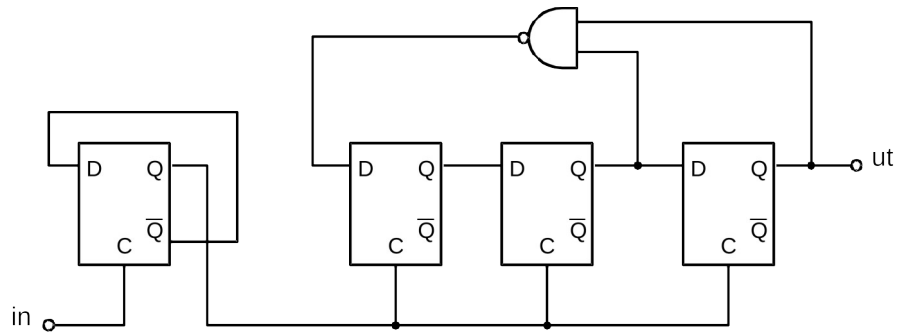
En synkron frekvensdelare har en gemensam klockning av alla steg samtidigt. Om kretsen börjar med data=0 så är Q_{2A}=0 och Q_{2B}=1. Efter en klockpuls är Q_{1A}=1, och efter ytterligare en klockpuls blir Q_{2A}=1 och Q_{2B}=0. Denna nolla återkopplas så att nästa klockpuls sätter Q_{1A}=0. Fjärde klockpulsen sätter även Q_{2A}=0 och vi har uppnått ursprungsläget. Resultatet är att båda kretsarna har en utsignal på f/4 men sidoförskjutna en kvarts period.



En fördel med den synkrona frekvensdelaren är att den kan ge fyra utsignaler med fyra olika faslägen, 0° 90° 180° och 270° .



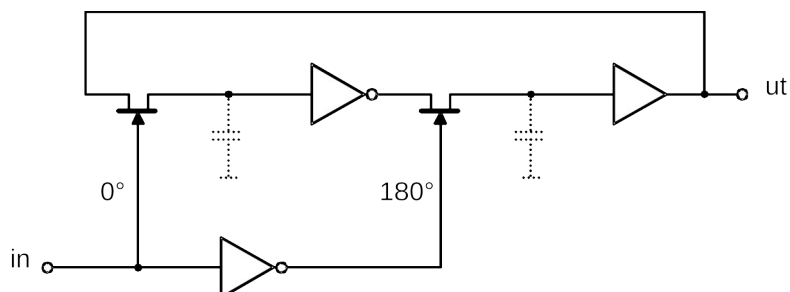
Om man önskar andra delningstal än de binära, får man återställa räknaren innan den har hunnit räkna färdigt. När kretskopplingen ovan har klockat fram 5 ggr nollställs den och börjar om från början. Utsignalen har alltså frekvensen $f/5$. Tyvärr är det inte längre en symmetrisk fyrkantvåg, den har istället pulsformen 3:2



En frekvensdelare $f/10$ består vanligen av en flip-flop på ingången, och därefter en delare $f/5$.

En prescaler till en TV delar vanligen frekvensen med 64 eller 256. Frekvensvisningen i en VHF-radio innehåller ofta frekvensdelningen $f/10$ $f/20$ eller $f/100$.

Dynamisk frekvensdelare



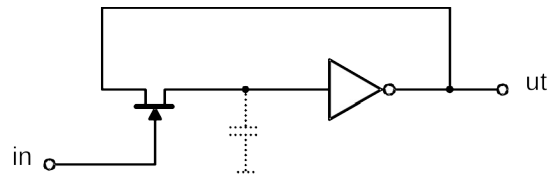
En dynamisk frekvensdelare består av en inverterare, en buffer och två switchar. De logiska tillstånden lagras med laddningen på gate-kapacitanserna på respektive inverterare och buffer.

De två FET-switcharna matas i motfas, så att den ena switchen är till och släpper fram signalen när den andra switchen är från. Insignalen måste alltså först delas upp i två fasvända delar.

När insignalen är positiv så kopplas utnivån fram till inverteraren. När insignalen är negativ kopplas den inverterade signalen fram till utgången. Utgången har alltså bytt tecken. Nästa positiva del av insignalen kopplar fram den vända utsignalen till inverteraren. Där vänds signalen ytterligare en gång, och vid nästa negativa halvperiod kopplas den till utgången. Det behövs alltså två positiva halvperioder för att få utgången att vända fram och tillbaks. Resultatet är en frekvensdelare.

Den dynamiska frekvensdelaren är en betydligt enklare kretskoppling än en master-slave flip-flop. Vid lika effektförbrukning är den dynamiska frekvensdelaren dubbelt så snabb som den statiska. Det går att dela så höga frekvenser som 40 GHz.

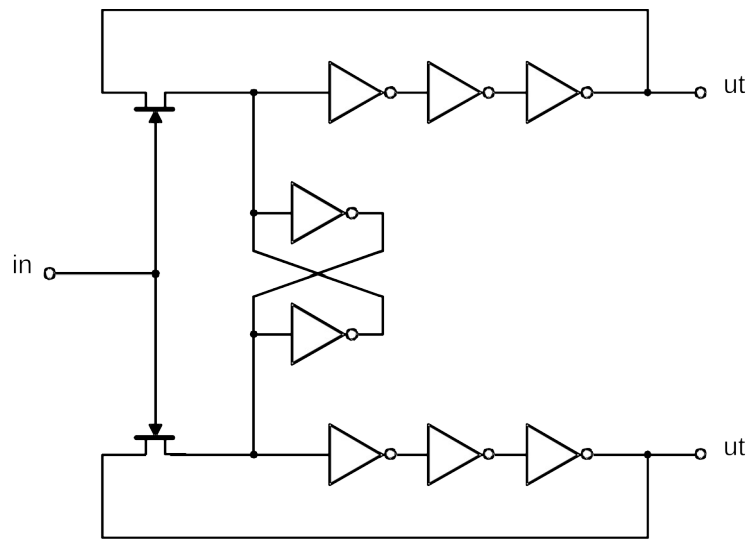
Nackdelen är att det finns en undre gränshänsfrekvens, på ca 1 GHz. Gate-kondensatorerna laddas nämligen ur av läckströmmarna genom FET-switcharna.



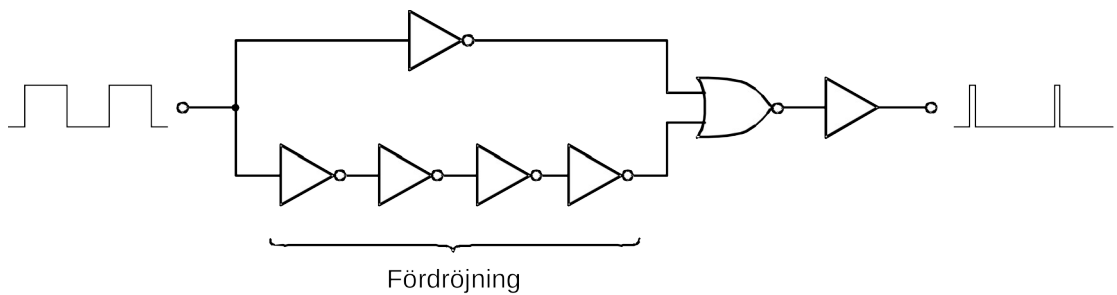
Den enklaste formen av dynamisk frekvensdelare består av en switch och en inverterare. Insignalen switchar "till" under mycket kort tid, och sedan "från" igen innan signalen hunnit runt i slingan. Om switchen är "till" under en längre tid så självsvänger kretsen, med en frekvens som bestäms av fördröjningen i slingan.

När switchen är "till" laddas bufferstegets strökapacitans upp till den nivå som utgången har. Bufferten inverterar nivån. Nästa ingångspuls släpper fram den inverterade nivån, och kondensatorn laddas om. Bufferten inverterar ytterligare en gång, och vi har fått tillbaka ursprungsnivån. Det behövs alltså två pulser på ingången för att utsignalen ska ändras en period. Frekvensen har därför delats med två.

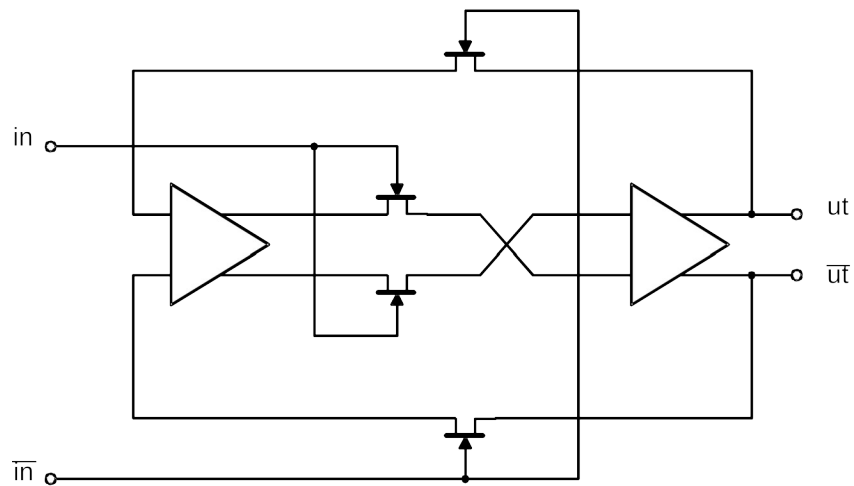
Den högsta frekvensen bestäms av slingans fördröjning. Hög frekvens kräver liten fördröjning, och en ännu kortare switch-puls. Den lägsta frekvensen begränsas av att kondensatorn laddas ur.



Den undre gränshfrekvensen kan bli mycket låg om signalnivån hålls kvar med korskopplade inverterare (latch). En likadan frekvensdelare kan kopplas till den inverterade delen i latches. Det ger en inverterad utgång. Latches begränsar inte slingans fördröjning, dvs den övre gränshfrekvensen.



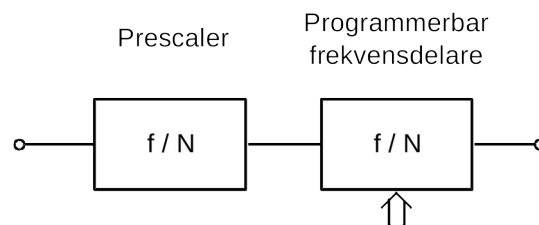
Med en grind och några fördröjande kretsar kan man få mycket korta pulser, oberoende av frekvensen. Frekvensområdet för frekvensdelaren, kan då bli så stort som 1,8 till 15 GHz, eller 10 MHz till 5 GHz.



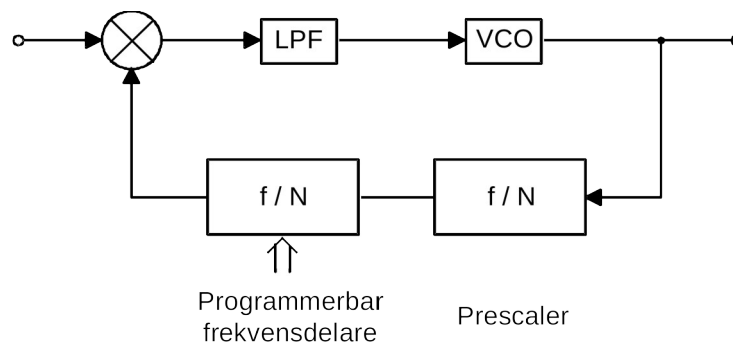
Istället för inverterare med "common source" kan man bygga en dynamisk frekvensdelare med differentialsförstärkare. Den har inverterade signaler på både in- och utgång. Det är därför lätt att kaskadkoppla flera steg efter varandra. Dessutom är differentialstegen inte så känsliga för fluktuationer i likspänningen.

Prescaler i PLL

En prescaler delar frekvensen med ett fast tal. Den kan arbeta på högre frekvens än en programmerbar frekvensdelare eftersom den inte behöver någon tid till förinställning.



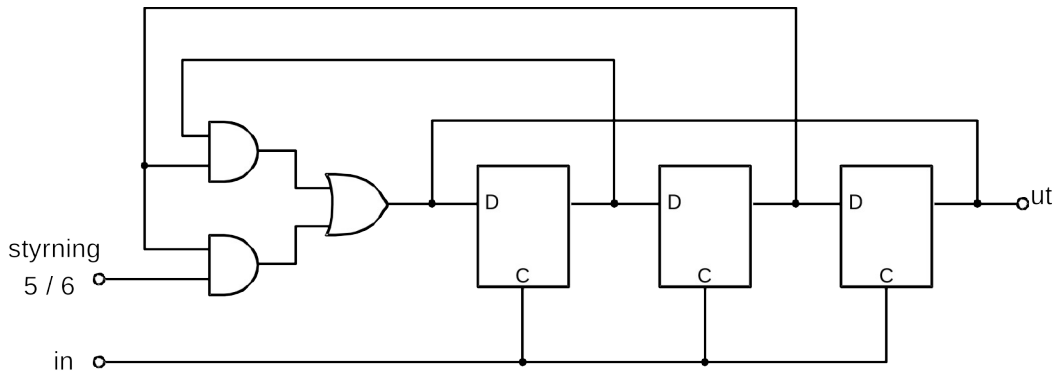
Prescalern används för att få ner frekvensen till det område där en programmerbar frekvensdelare fungerar. Nackdelen är en sämre frekvensupplösning. Totala delningstalet är ju $N_1 \cdot N_2$. Minsta förändringen får man då N_2 ändras med 1. Upplösningen blir alltså lika med N_1 .



När frekvensdelarna används i en syntesgenerator med PLL (Phase Locked Loop), motsvarar den frekvensupplösningen $\Delta f = N_1 \cdot f_{\text{ref}}$. För att få små frekvenssteg behöver f_{ref} vara liten. Det för med sig mindre bandbredd i slingan (LPF) med motsvarande långsammare inställning.

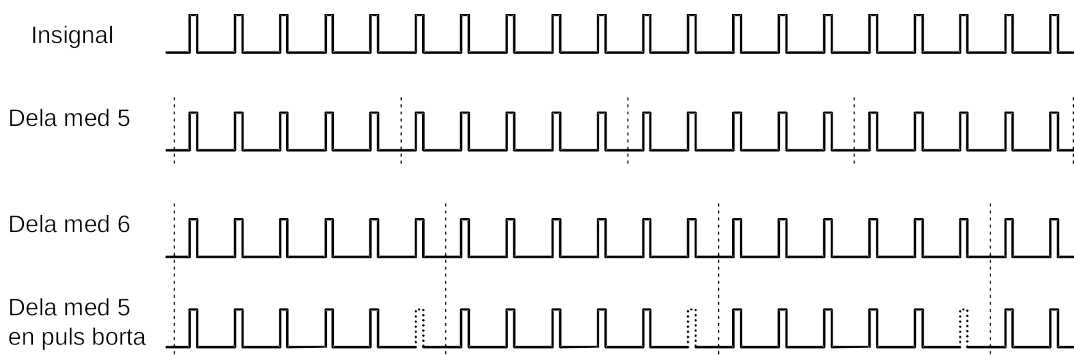
Dual-modulus prescaler

En dual-modulus prescaler är en frekvensdelare som kan ha två olika delningstal.

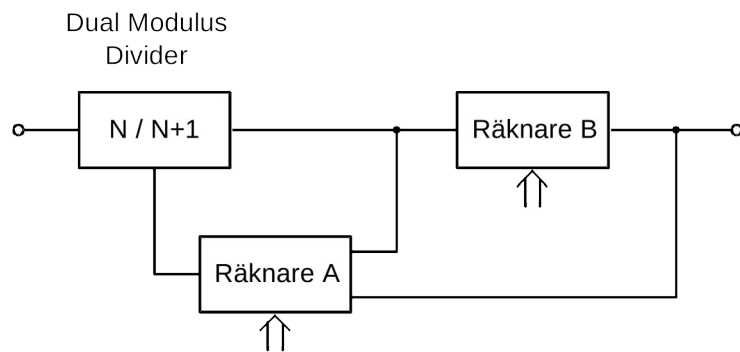


Den kan bestå av en ringräknare (Johnson räknare), som är återkopplad så att den räknar exempelvis till 5 eller 6. Delningsvalet kan göras med en yttre styrsignal.

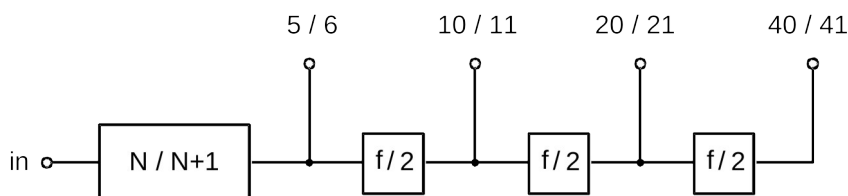
Om man delar lika ofta med 5 som med 6, får man i medeltal delningen 5,5. Delar man oftare med 6 så blir medeltalet närmare 6. Delningstalet består alltså inte enbart av ett heltal, utan också av decimaler. Kretsen kan därför också kallas "fractional divider"



Kretsen bygger sin funktion på att räkna pulser. Efter 5 pulser kommer en utsignal till nästa steg. För varje grupp på 5 pulser ändras utsignalen. Sedan kopplas räknaren om till att räkna 6 pulser istället. Det är samma sak som att ha en 5-räknare där en av insignalens pulser har försvunnit. Kretsen kallas därför också "pulse swallower". Om det försvinner 10 pulser per sekund, motsvarar det en 10 Hz lägre frekvens. En syntesgenerator kan alltså få mycket hög upplösning, dvs små frekvenssteg, även med en hög referensfrekvens.

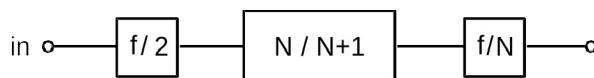


För att hålla reda på när prescalern ska dela med N respektive med $N+1$ behövs extra räknare. Dessa räknare behöver dessutom vara programmerbara. A räknar antalet steg som prescalern ska ha det ena delningstalet, B räknar hela sekvensen N . Det blir alltså en komplicerad krets, men lyckligtvis arbetar den programmerbara räknaren på N ggr lägre frekvens.



En prescaler som delar med 5 respektive 6, samt en frekvensdelare $f/2$, kan ge dual-modulus 10 respektive 11. Ytterligare frekvensdelare kan ge 20/21 eller 40/41. Ju större delningstal det är i prescalern, desto lägre frekvens kan efterföljande programmerbara delare arbeta på. Tyvärr blir det minsta möjliga delningstalet allt större. En prescaler på N steg och programmerbar delare på N steg ger totalt ett delningstal på N^2 , dvs 100 för prescalern 10/11 och 1600 för prescalern 40/41. Om man istället väljer ett litet delningstal, behöver den programmerbara frekvensdelaren vara mycket snabb.

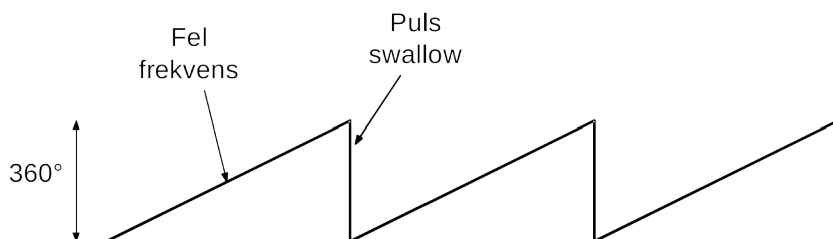
Infrekvensen kan vara så hög som några GHz. Ännu högre frekvens når man med en frekvensdelare på ingången.



Men det betyder också att delningen hoppar med 2 istället för 1, t.ex. 256/258.

Fashopp

Frekvensen är medelvärdet av två olika frekvensdelningar. Momentant är frekvensen ibland för hög och ibland för låg. Det innebär frekvenshopp, eller åtminstone fashopp. Varje puls som försvinner innebär 360° fashopp. Denna modulation av faser ger sidband som kan vara störande.



När frekvensen är fel, ökar fasfelet kontinuerligt. Men när 360° uppnått ändras delningstalet så att en puls försvinner, dvs faser 360° nollställs. Fasfelet varierar alltså sågtandformigt. Eftersom fasvariationen är förutsägbar går det att kompensera den med en motriktad fasmodulering. Det kallas "fas-interpolering". Sidbanden från delningshoppet (fractional spurs) kan bli så små som 70 dB under utsignalen.

Fas-interpoleringen kan göras med en A/D omvandlare som alstrar ett analogt svep, som adderas till oscillatorns styrspänning. Ett annat alternativ är att använda en sigma/delta modulator med efterföljande digitalt filter.

Referensfrekvens

Referensfrekvensen som läcker igenom fasdetektorn, kommer att modulera oscillatoren. Det ger störande sidband. Loopfiltret måste därför ha en mycket lägre gränshfrekvens än referensfrekvensen.

Med fractional-N synthesizer använder man en högre referensfrekvens. Sidbanden hamnar därför längre bort. Loopfiltret kan då ha högre gränshfrekvens. Större bandbredd betyder snabbare inställning.

Fasbrus

En annan fördel är en förbättring av fasbruset. Det beror på att man kan använda en högre referensfrekvens. Sidbandsbruset behöver då inte multipliceras lika många gånger.

Fördel

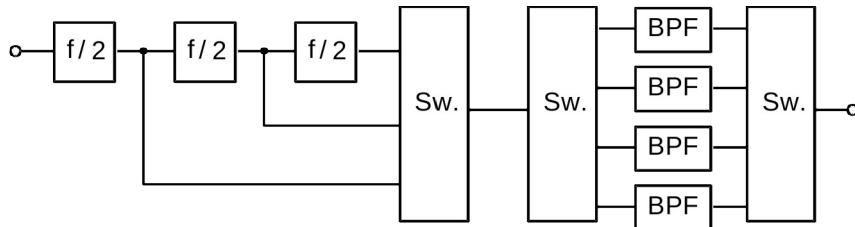
Små frekvenssteg samtidigt som man har hög referensfrekvens, dvs snabb inställning.

Nackdelar

Det behövs en fullt programmerbar räknare för att styra delningstalet. Det blir ett minsta möjliga delningstal. Dessutom ger modulationen icke önskade sidband.

Filtrering

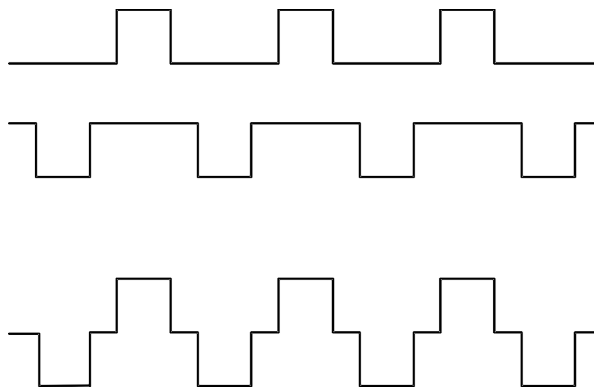
Utsignalen från en frekvensdelare är en fyrkantvåg. Den innehåller alltså starka övertoner. Vill man ha en ren sinusvåg ut måste övertonerna filtreras bort.



Ska frekvensdelarna täcka ett stort frekvensområde behöver varje oktav filtreras. I praktiken har filtren filterflanker. Det behövs därför två filter per oktav. Det blir en ganska komplex filtrering.

En symmetrisk fyrkantvåg undertrycker de jämna övertonerna (2:a och 4:e). Det underlättar filtreringen.

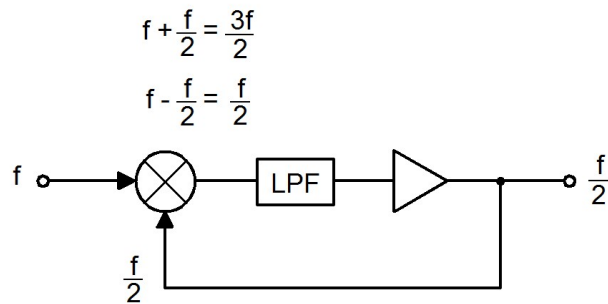
Genom att välja pulsförhållandet $1/3$ (33 % duty cycle), kan man få den 3:e övertonen undertryckt.



Två sådana pulser kan adderas så att det dessutom blir en symmetrisk pulsform. Totalt blir alltså både 2:a, 3:e och 4:e övertonen undertryckt. Det underlättar filtreringen avsevärt.

Förutsättningen är att man har god amplitud- och fasbalans mellan de två kurvformerna.

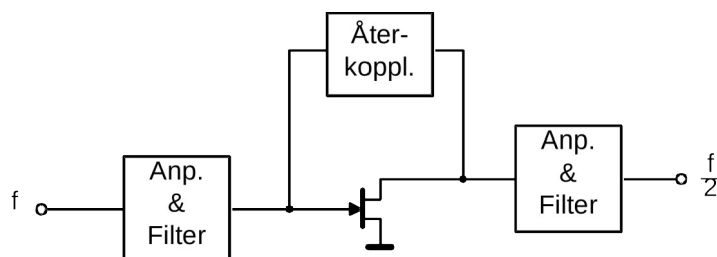
Regenerativ frekvensdelare



Antag först att $f/2$ redan finns i slingan, antingen som brus eller som en transient från insignalen. Den signalen blandas med insignalen som har frekvensen f . Skillnadsfrekvensen $\Delta f = f - f/2 = f/2$, förstärks och återkopplas till mixern. Där blandas den på nytt med insignalen, och genererar sig själv.

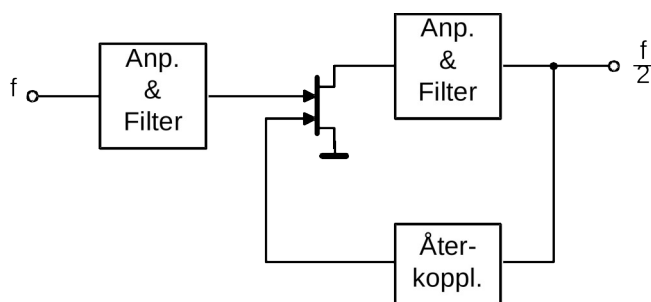
Utsignalen $f/2$ byggs alltså upp från bruset på samma sätt som en oscillator svänger igång. Förstärkningen i slingan ska vara större än 1, och signalen ska komma i fas efter ett varv. Men för att den inte ska ge oönskade oscilleringar (spurious) måste förstärkningen i slingan vara mindre än 1 då kretsen saknar insignal. Isolationen i mixern ska alltså vara större än Conversion Loss.

Transistorkoppling



Frekvensdelaren är uppbyggd som en oscillator, med en transistor och ett återkopplingsnät. Genom att förspänna transistorn nära strypning, blir den kraftigt olinjär och fungerar som en mixer. Transistorn fungerar alltså både som mixer och förstärkare. Återkopplingsnätet är av lågpasskaraktär. Filter används både på in- och utgång för att släppa fram endast den rätta frekvensen. Signal ut på fel frekvens motsvarar ju en effektförlust.

En effektförstärkare klass-C har både olinjäritet och förstärkning. Om den dessutom råkar ha en återkoppling kan den ge frekvensdelning av misstag (sub-harmonic spurious). Den självsvängningen får man bort genom att minska insignalens amplitud, eller förbättra anpassningen på utgången.



En dual-gate FET är lämplig som mixer/förstärkare. Med separata isolerade ingångar förenklas kretskopplingen.

Insignalens amplitud

När man minskar insignalens amplitud, ökar mixerns Conversion Loss. Vid tillräckligt liten insignal blir slingförstärkningen mindre än 1. Då upphör frekvensdelaren att fungera. Med högre förstärkning i slingan kan man få en lägre tröskelnivå (turn-on threshold). Men i praktiken finns det en lägsta nivå på tröskeln, då förstärkningen är så hög att det är risk för självsvängning.

Frekvensdelaren kan ha en tröskelnivå på ca 2 dBm, men den har mycket lägre Conversion Loss vid ca 10 dBm. Vid ca 15 dBm är utsignalen mättad, oscillatorn går för fullt. Det blir alltså ett ganska litet dynamikområde för amplituden.

Fördröjning

En pulsad insignal ger en fördröjd framkant på pulsen ut. Det tar nämligen en viss tid att bygga upp oscilleringen från bruset. Fördröjningen beror på kretsarnas Q-värde och slingans förstärkning. Vid små signaler blir fördröjningen större. Det beror på att mixerns conversion loss ökar, dvs slingans förstärkning minskar. Fördröjningen kan vara 10 - 50 ns.

Frekvensområde

Med diskreta komponenter blir slingan ganska lång. En stor fasvridning ger bara några procent bandbredd. Tillverkas kretsen monolitiskt får man ett par GHz bandbredd. Den blir alltså mycket smalbandigare än en digital frekvensdelare.

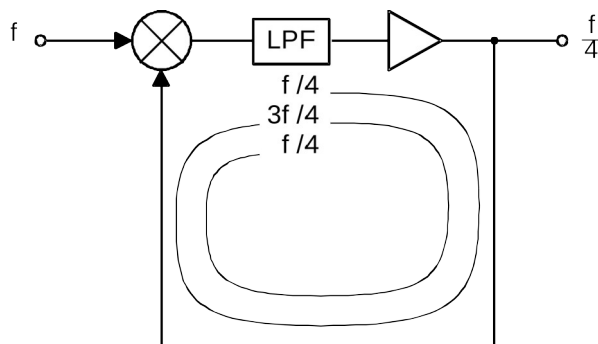
Den övre gränshänsen beror inte på fördröjningen i slingan, utan endast på högsta frekvensen för mixern och förstärkaren. I en digital frekvensdelare begränsas däremot f_{\max} av fördröjningen i två grindar. Det betyder att den regenerativa frekvensdelaren bör kunna arbeta på högre frekvenser än den digitala.

Flera insignaler

Vid flera samtidiga insignaler kommer endast den starkaste insignalen att frekvensdelas. Resten av spektrat kommer sen att blandas, med den frekvensdelade signalen som LO.

Om de två insignalerna är lika stora, kan kretsen inte hitta en stabil oscillering. Utsignalen blir då mycket brusig.

Frekvensdelning $f/4$

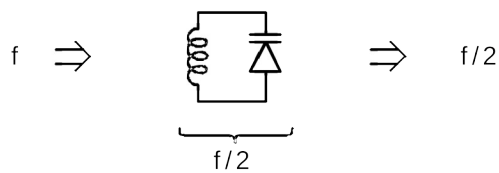


Antag att $f/4$ finns efter mixern i form av brus. Denna $f/4$ förstärks och blandas med inkommande f . Summafrequensen $f + f/4$ filtreras bort. Skillnadsfrekvensen $f - f/4 = 3f/4$ går ytterligare ett varv, och blandas med insignalen f . Summafrequensen filtreras bort igen. Skillnadsfrekvensen $f - 3f/4 = f/4$ är den önskade ursprungliga signalen som alltså ger oscillering.

Förutsättningen för att den ska börja svänga på rätt frekvens är att slingan har sin maxförstärkning på $f/4$.

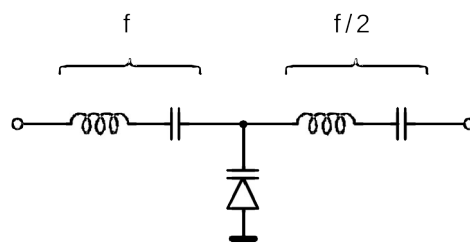
Parametrisk frekvensdelare

Den parametriska frekvensdelaren använder varaktordioder som parametrisk förstärkare och mixer.



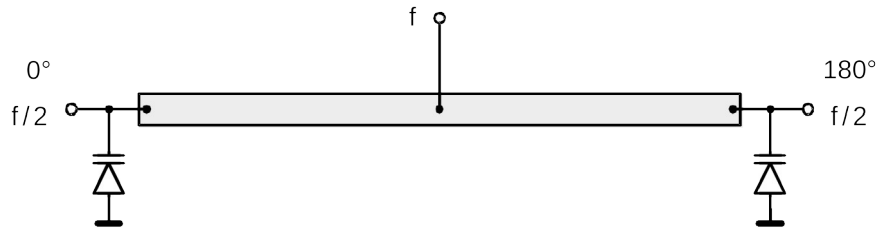
Dioden ingår i en resonanskrets på frekvensen $f/2$. Insignalen f ger dioden en negativ resistans på frekvensen $f/2$, så att en oscillering byggs upp.

Till frekvensdelare väljs en diod med stort kapacitansområde och högt Q-värde. En bredbandig frekvensdelare har vanligen dioden lite förspänd i framriktningen.

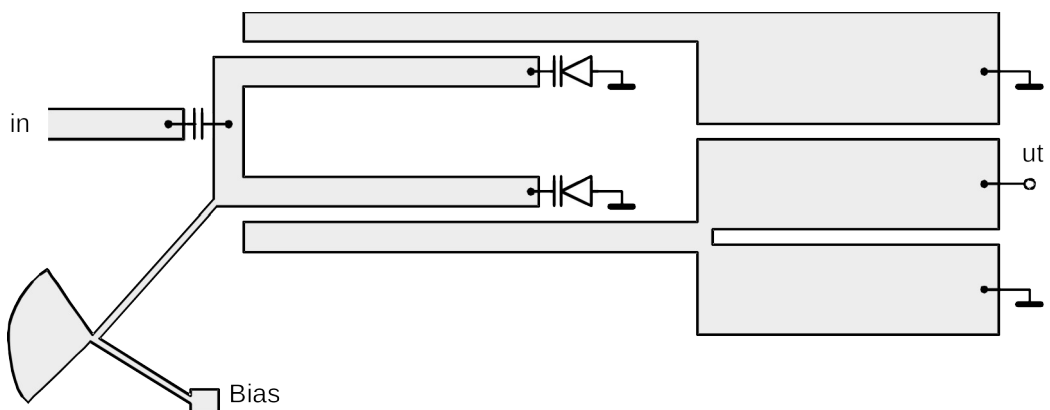


De två frekvensområdena kan separeras med hjälp av filter. Men ett bättre sätt att separera in- och utgång, är att använda två dioder i en balanserad koppling. En krets utan filter kan klara en oktav bandbredd.

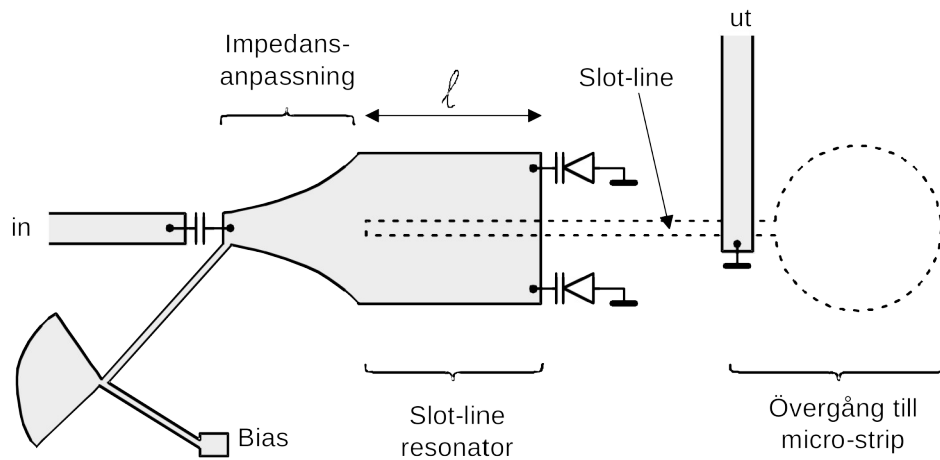
Balanserad frekvensdelare



Induktansen i resonanskretsarna kan antingen bestå av en liten spole eller en bit ledning. När kretsen oscillerar är signalen i motfas vid respektive diod. De två utgångarna sammansätts med en balun (180° hybrid). Insignalen ansluts mitt på ledningen där $f/2$ har sitt spänningsminimum. Insignalen matar dioderna i fas, och blir alltså undertryckta i balunens utgång.



Om dioderna ska ha förspänning ansluts insignalen via en kondensator. Resonanskretsen kan bestå av en kapacitivt lastad stripledning. Ledningarna intill kopplar $f/2$ vidare till balunen. Balunen kan vara uppbyggd i coplanar ledning.



Alternativt kan resonanskretsen bestå av en kapacitivt lastad slot-ledning. Slot-ledningen, som är streckad i figuren, etsas fram i jordplanet på andra sidan laminatet. En balanserad slot-line behöver sedan en lämplig övergång till micro-strip. På det här sättet får man bättre symmetri, dvs bättre undertryckning av insignalen på utgången.

Frekvensområde

För att få största bandbredd ska resonatorn vara så liten som möjligt. Eftersom den är kapacitivt lastad, kan den vara mycket mindre än en halv våglängd. Det ger en bandbredd på en oktav.

Bandbredden beror också på signalnivån. Större insignal fungerar över större frekvensområde, speciellt mot de lägre frekvenserna.

Parametriska frekvensdelare finns komersiellt tillgängliga upp till 18 GHz. Det är rimligt att parametriska frekvenshalverare också ska kunna klara de lägre mm-vågs banden, även ovanför 100 GHz.

Signalnivå

Utan förspänning behövs det 14-18 dBm för att starta frekvensdelningen. En liten förspänning i framriktningen (0,5 V) minskar tröskelnivån till 8-10 dBm. Men det ger samtidigt en lägre max-frekvens, eftersom varaktorns medelkapacitans ökar.

Större insignal ger större bandbredd, men om insignalen är större än ca +22 dBm är det risk för att det alstras spurious-signaler. Dynamikområdet är därför bara 10-15 dB.

Förlusterna vid frekvensdelningen (Conversion Loss) är 10-15 dB över en oktav. Smalbandiga frekvensdelare kan ha så låga förluster som 7 dB.

En nackdel med varaktorkretsen är att om flera frekvensdelare ska kaskadkopplas, måste man koppla förstärkare mellan kretsarna för att kompensera förlusterna.

Pulsad insignal

När insignalen överstiger tröskelnivån startar regenereringen av halva frekvensen. Oscilleringen byggs upp mycket snabbt. Efter ca 10 RF-perioder har utsignalen full amplitud. Det ger utsignalen snabb stigtid, även om insignalen är mycket långsammare.

FM-signaler

Den parametriska frekvensdelaren delar alla insignaler, även om dess frekvens skulle variera. Den hinner med att halvera både FM, chirp (dvs snabb FM) och frekvenshopp. Utsignalen följer den momentana frekvensen på ingången, under förutsättning att deviationen hålls inom delarens frekvensområde.

Frekvensdelningen innebär också att FM-signalens bandbredd har halverats.

Samtidiga signaler

Vid två samtidiga signaler kommer endast den starkaste att frekvensdelas. Den svagare kommer dels att undertryckas något, men den kommer också att blandas ner och visa sig som intermodulation runt den halverade signalen.

Effektförbrukning

Parametriska frekvensdelaren är den som har lägsta strömförbrukning.

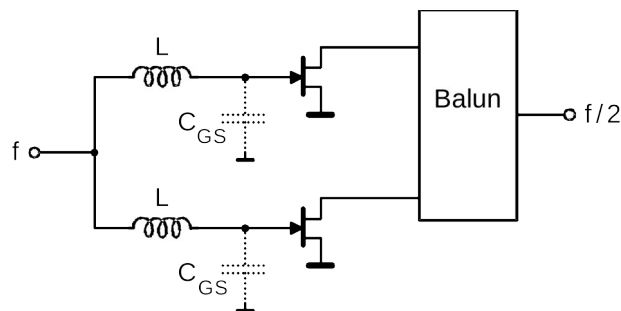
Fasbrus

Den parametriska frekvensdelaren har mycket lägre fasbrus än den digitala. I en PLL med parametrisk frekvensdelare begränsas vanligen bruset av de andra komponenterna i kretsen. Den digitala frekvensdelaren innehåller många transistorsteg som är optimerade för snabbhet istället för fasbrus.

Temperatur

Stora variationer i temperaturen ger endast en liten variation i Conversion Loss. Den har dessutom mycket lägre effektutveckling än den digitala kretsen. Eftersom den inte har några problem med kylning blir den enklare att använda.

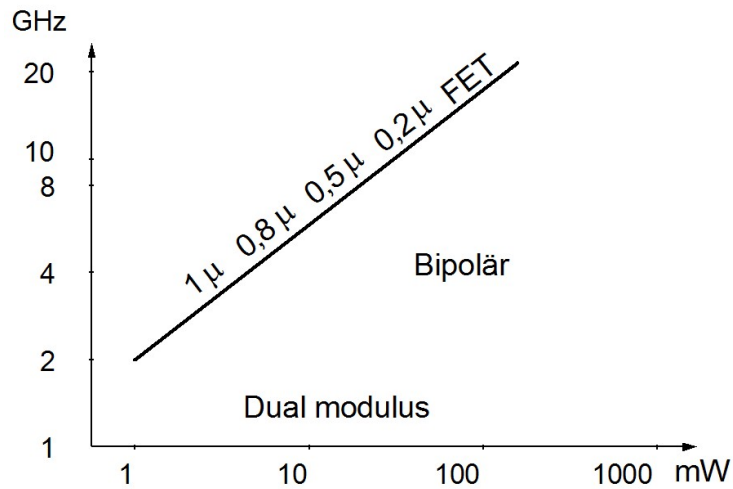
Transistorkoppling



Den olinjära kapacitansen på transistorns ingång C_{GS} används här som varaktor. Induktansen L kan vara en bit stripledning med hög impedans. I denna resonanskrets alstras den önskade signalen på halva frekvensen. Signalen $f/2$ förstärks sedan i transistorerna. I balunen på utgången sammansätts $f/2$ signalerna, medan insignalen f undertrycks.

Fördelen med transistorer är att de ger förstärkning. Man kan alltså kaskadkoppla flera frekvensdelare, utan extra förstärkarsteg. Transistorerna ger dessutom en mycket god isolation mellan resonanskretsen och utgången.

Sammanställning



Figuren visar statistiska frekvensdelare. Linjen representerar högsta frekvens som uppnåtts för olika gate-längder. Med bipolära transistorer har man uppnått ca 10 GHz, men de kommersiellt tillgängliga går till ca 4 GHz med ca 400 mW effektförbrukning. Dual-modulus går upp till ca 2 GHz.

Dynamisk frekvensdelare kan användas upp till 26 GHz.

Regenerativ frekvensdelare är en smalbandig krets som har gjorts upp till 16 GHz.

Parametriska frekvensdelare finns att köpa för oktavband upp till 20 GHz.

Digital

Statisk
Dynamisk

Analog

Regenerativ
Parametrisk

Analog frekvensdelare har mycket lägre fasbrus, och mindre effektförbrukning, än den digitala.

Digital frekvensdelare har mycket större bandbredd än den analoga.

FET går högre i frekvens än bipolära transistorer, men de bipolära har lägre fasbrus.